

FIȘA DISCIPLINEI¹

1. Date despre program

1.1 Instituția de învățământ superior	Universitatea Politehnica Timișoara
1.2 Facultatea ² / Departamentul ³	Automatică și Calculatoare / Automatică și Informatică Aplicată
1.3 Catedra	-
1.4 Domeniul de studii	Ingineria Sistemelor
1.5 Ciclul de studii	Licență
1.6 Programul de studii / Calificarea	Automatică și Informatică Aplicată / inginer

2. Date despre disciplină

2.1 Denumirea disciplinei	Proiectarea circuitelor digitale dedicate						
2.2 Titularul activităților de curs	Prof.dr.ing. Gheorghe-Daniel ANDREESCU						
2.3 Titularul activităților de seminar	Asist.ing. Tiberiu IONICĂ						
2.4 Anul de studiu	2	2.5 Semestrul	1	2.6 Tipul de evaluare	D	2.7 Regimul disciplinei	Obligatorie

3. Timpul total estimat (ore pe semestru al activităților didactice)

3.1 Număr de ore pe săptămână	4	din care:3.2 curs	2	3.3 seminar/laborator	2
3.4 Total ore din planul de învățământ	90	din care:3.5 curs	28	3.6 seminar/laborator	28
Distribuția fondului de timp					Ore
Studiul după manual, suport de curs, bibliografie și notițe					12
Documentare suplimentară în bibliotecă, pe platformele electronice de specialitate și pe teren					12
Pregătire seminarii/laboratoare, teme, referate, portofolii și eseuri					10
Tutoriat					7
Examinări					3
Alte activități					
3.7 Total ore studiu individual	34				
3.8 Total ore pe semestru	100				
3.9 Numărul de credite	4				

4. Precondiții (acolo unde este cazul)

4.1 de curriculum	<ul style="list-style-type: none"> Logică digitală
4.2 de competențe	<ul style="list-style-type: none"> concepte fundamentale de hardware

5. Condiții (acolo unde este cazul)

5.1 de desfășurare a cursului	<ul style="list-style-type: none"> Sală mare, Materiale suport: laptop, videoproiector, tablă.
5.2 de desfășurare a seminarului/laboratorului	<ul style="list-style-type: none"> Laborator cu 15-20 PC – Mediu de programare Active VHDL, tablă

6. Competențe specifice acumulate

Competențe profesionale ⁴	<ul style="list-style-type: none"> Operarea cu concepte fundamentale din știința calculatoarelor, tehnologia informației și comunicațiilor. Utilizarea fundamentelor automatizării, a metodelor de modelare, simulare, identificare și analiză a proceselor, a tehnicilor de proiectare asistată de calculator.
--------------------------------------	---

¹ Formularul corespunde Fișei Disciplinei promovată prin OMECTS 5703/18.12.2011 (Anexa3);

² Se înscrie numele facultății care gestionează programul de studiu căruia îi aparține disciplina;

³ Se înscrie numele departamentului căruia i-a fost încredințată susținerea disciplinei și de care aparține titularul cursului;

⁴ Aspectul competențelor profesionale va fi tratat cf. Metodologiei OMECTS 5703/18.12.2011. Se vor prelua competențele care sunt precizate în Registrul Național al Calificărilor din Învățământul Superior RNCIS (http://www.rncis.ro/portal/page?_pageid=117,70218&_dad=portal&_schema=PORTAL) pentru domeniul de studiu de la pct. 1.4 și programul de studii de la pct. 1.6 din această fișă.

Competențe transversale	<ul style="list-style-type: none"> Identificarea rolurilor și responsabilităților într-o echipă plurispecializată luarea deciziilor și atribuirea de sarcini, cu aplicarea de tehnici de relaționare și muncă eficientă în cadrul echipei Identificarea oportunităților de formare continuă și valorificarea eficientă a resurselor și tehnicilor de învățare pentru propria dezvoltare.
-------------------------	--

7. Obiectivele disciplinei (reieșind din grila competențelor specifice acumulate)

7.1 Obiectivul general al disciplinei	<ul style="list-style-type: none"> Dobândirea de noțiuni de bază, deprinderi și competențe privind proiectare, simularea, testarea, sinteza și implementarea de circuite digitale utilizând limbaje de descriere hardware - VHDL.
7.2 Obiectivele specifice	<ul style="list-style-type: none"> Înțelegere principiul de bază pt. proiectare circuite digitale cu limbaje descriere hardware (HDL); Utilizare medii de proiectare hardware de nivel înalt, ierarhizate HDL; Deprinderi de modelare, simulare, testare și depanare a programelor HDL; Integrare rapidă a funcțiilor specificate în circuite programabile FPGA, ASIC; Suport de implementare aplicații digitale pentru mediu industrial și cercetare.

8. Conținuturi

8.1 Curs	Număr de ore	Metode de predare
1. Introducere 1.1 VHDL limbaj de nivel înalt pt. proiectare și simulare hardware, istoric 1.2 Structura proiectării funcționale, 1.3 Sinteza automată	2	Prelegeri conversaționale cu material didactic pe video-proiector, curs bazat pe exemple cu fișier disponibile în prealabil, bibliografie pe suport electronic.
2. Structura cod HDL 2.1 Library, entity, architecture 2.2 Test bench: simulare și testare funcțională	2	
3. Proiectare sisteme ierarhizate 3.1 Componente și pachete, 3.2 Port map, generic map, 3.3 Funcții și proceduri, configurații	2	
4. Tip date 4.1 Date predefinite, Date definite de utilizator, Arit 4.2 Conversii de format	2	
5. Operatori și atribute 5.1 Operatori și atribute standard / definiți de utilizator, 5.2 Overloading, generic	1	
6. Cod concurent 6.1 Comparatie cod concurent / secvențial: 6.2 When, generate, block	2	
7. Cod secvențial 7.1 Process, evenimente, 7.2 Signal, Variable, 7.3 If, case, 7.4 For, while, loop	4	
8. Proiectare circuite combinaționale 8.1 Reguli de proiectare cu procese, 8.2 Exemple	1	
9. Automate cu stări finite 9.1 Clock, detecție fronturi, 9.2 Template-uri pentru proiectare, 9.3 Exemple	3	
10. Aplicații 10.1 Multiplexoare, Demultiplexoare, 10.2 Decodificatoare, Comparatoare, 10.3 Numărătoare, Registre, 10.4 Convertor serie-paralel, Recepție serie, 10.5 Afișare 7 segmente, 10.6 Generator de semnal, 10.7 Automate de vânzare	7	
11. Probleme rezolvate și propuse	2	

Bibliografie

- V.A. Pedroni, *Circuit Design and Simulation with VHDL*, MIT Press, 2010.
- C.H. Roth, Lizy Kurian John, *Digital Systems Design Using VHDL*, 2nd Ed., Thomson, 2008
- G. Kaur, *VHDL: Basics to Programming*, Pearson, 2011.
- D.L. Perry, *VHDL Programming by Example*, 4th Ed., McGraw-Hill, 2002.
- P.P. Chu, *FPGA Prototyping by VHDL Examples: Xilinx Spartan-3 Version*, Wiley, 2008.
- P.J. Ashenden, *Digital Design (VHDL): An Embedded Systems Approach Using VHDL*, Elsevier, 2008.

8.2 Seminar/laborator	Nr.ore	Metode de predare
1) Utilizare medii HDL: Active VHDL, (IDE Xilinx), proiectare, simulare, testare	2	- Lucrări de laborator cu material pe suport electronic, - Platforma Active VHDL, - Expunere temă, discuții, întrebări, - Simulări și testări, rapoarte
2) Procese, clock, detecție front, componente, test bench	4	
3) Multiplexoare decodificatoare, comparatoare	2	
4) Bistabile, registre, numărătoare	2	
5) Automate cu stări finite	2	
6) Generatoare de funcții	2	
7) Automate de vânzare; Controler de trafic intersecție	4	
8) Mini-proiecte pe grupe de 4 studenți cu șef proiect, cu susținere proiect	8	
9) Recuperări	2	

Bibliografie

- 1) V.A. Pedroni, *Circuit Design and Simulation with VHDL*, MIT Press, 2010.
- 2) D.L. Perry, *VHDL Programming by Example*, 4th Ed., McGraw-Hill, 2002.
- 3) A. Popa, F. Ocolişan, G.-D. Andreescu, *Proiectarea asistată de calculator a circuitelor logice complexe - Implementare VHDL. Lucrări de laborator*, Centrul de multiplicare UPT, 2002.

9. Corelarea conținutului disciplinei cu cerințele specialiștilor din domeniu și cu așteptările angajatorilor reprezentativi

- Conținutul disciplinei corespunde cu cerințe din domeniul proiectării hardware de nivel înalt utilizând HDL, cu implementare pe FPGA sau ASIC cerute în lumea industrializată, inclusiv în țară.
- Cerințele pe piața muncii privind proiectare hardware cu HDL sunt dorite de producătorii de aplicații digitale integrate într-un singur cip. Domeniile de utilizare sunt largi: de la produse digitale de uz general, până la aplicații în comunicații de viteză, aplicații militare. Pentru aplicații de mare viteză soluția cu HDL este lider.
- Proiectarea cu HDL pe FPGA constituie o soluție viabilă și rapidă (rapid prototyping) pentru implementări de sisteme digitale solicitate de cercetarea aplicativă.

10. Evaluare

Tip activitate	10.1 Criterii de evaluare	10.2 Metode de evaluare	10.3 Pondere din nota finală
10.4 Curs	Răspuns la întrebări scurte	Examinare scrisă - Teorie: 10 întrebări scurte cu răspuns în 2-3 rânduri fiecare, 25 min	20 %
	Rezolvare probleme tipice	Examinare scrisă - Aplicații: 3 probleme, 2 ore 30 min.	40 %
	Prezență	Evidența prezenței la 2 cursuri selectate aleatoriu	5 %
10.5 Seminar /laborator	Raportarea lucrărilor de laborator	Evaluare activitate la lab., răspunsuri la întrebări	20 %
	Realizare și susținere mini-proiect	Evaluare proiect, răspunsuri la întrebări, verificare funcționare în VHDL	10 %
	Teme de casă	Prezentarea rezolvărilor, răspunsuri la întrebări	5 %
10.6 Standard minim de performanță (volumul de cunoștințe minim necesar pentru promovarea disciplinei și modul în care se verifică stăpânirea lui)			
<ul style="list-style-type: none"> • La examenul scris - realizarea unui punctaj de: 50% la teorie și 50% la probleme (cu recunoașterea părții promovate). • La laborator - realizarea unui punctaj de 50%. 			

11. Compatibilitate internațională

- 1) Carnegie Mellon University, USA, 18-341: *Logic Design and Verification*, <https://www.ece.cmu.edu/courses/items/18341.html>
- 2) Massachusetts Institute of Technology, USA, 6.111: *Introductory Digital Systems Laboratory*, <http://web.mit.edu/6.111/www/f2013/>
- 3) Johns Hopkins University, USA, 525.442: *FPGA Design Using VHDL*, <http://apps.ep.jhu.edu/course-homepages/3223-525.442-fpga-design-using-vhdl-hourani>
- 4) Worcester Polytechnic Institute, Massachusetts, USA, ECE3829: *Advanced Digital System Design with FPGAs*, <http://ece.wpi.edu/~rjduck/ece3829.htm>

Data completării

10.03.2014

Semnătura titularului de curs

Prof.dr.ing. Gheorghe-Daniel ANDREESCU

Semnătura titularilor de seminar

Asist.ing. Tiberiu IONICĂ

Data avizării în departament

Semnătura directorului de departament

Prof.dr.ing. Ioan SILEA